

## 特 許 協 力 条 約

PCT



10/535542

## 特許性に関する国際予備報告（特許協力条約第二章）

（法第12条、法施行規則第56条）  
〔PCT36条及びPCT規則70〕

出願人又は代理人 の書類記号 H1933-01	今後の手続きについては、様式PCT/IPEA/416を参照すること。	
国際出願番号 PCT/JPO3/14561	国際出願日 (日.月.年) 17.11.2003	優先日 (日.月.年) 19.11.2002
国際特許分類 (IPC) Int. Cl <sup>7</sup> H03H11/04		
出願人 (氏名又は名称) 松下電器産業株式会社		

1. この報告書は、PCT35条に基づきこの国際予備審査機関で作成された国際予備審査報告である。  
法施行規則第57条（PCT36条）の規定に従い送付する。
2. この国際予備審査報告は、この表紙を含めて全部で 3 ページからなる。
3. この報告には次の附属物件も添付されている。
- a ☒ 附属書類は全部で 2 ページである。
- ☒ 補正されて、この報告の基礎とされた及び／又はこの国際予備審査機関が認めた訂正を含む明細書、請求の範囲及び／又は図面の用紙（PCT規則70.16及び実施細則第607号参照）
- ☐ 第I欄4.及び補充欄に示したように、出願時における国際出願の開示の範囲を超えた補正を含むものとこの国際予備審査機関が認定した差替え用紙
- b ☐ 電子媒体は全部で \_\_\_\_\_（電子媒体の種類、数を示す）。  
配列表に関する補充欄に示すように、コンピュータ読み取り可能な形式による配列表又は配列表に関連するテーブルを含む。（実施細則第802号参照）

## 4. この国際予備審査報告は、次の内容を含む。

- ☒ 第I欄 国際予備審査報告の基礎
- ☐ 第II欄 優先権
- ☐ 第III欄 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成
- ☐ 第IV欄 発明の単一性の欠如
- ☒ 第V欄 PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明
- ☐ 第VI欄 ある種の引用文献
- ☐ 第VII欄 国際出願の不備
- ☐ 第VIII欄 国際出願に対する意見

国際予備審査の請求書を受理した日 16.06.2004	国際予備審査報告を作成した日 20.12.2004		
名称及びあて先 日本国特許庁 (IPEA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員)  高木 進	5W	8628
電話番号 03-3581-1101 内線 3535			

様式PCT/IPEA/409 (表紙) (2004年1月)

第 I 欄 報告の基礎

1. この国際予備審査報告は、下記に示す場合を除くほか、国際出願の言語を基礎とした。

☐ この報告は、\_\_\_\_\_ 語による翻訳文を基礎とした。

それは、次の目的で提出された翻訳文の言語である。

- ☐ PCT規則12.3及び23.1(b)にいう国際調査  
☐ PCT規則12.4にいう国際公開  
☐ PCT規則55.2又は55.3にいう国際予備審査

2. この報告は下記の出願書類を基礎とした。(法第6条(PCT14条)の規定に基づく命令に応答するために提出された差替え用紙は、この報告において「出願時」とし、この報告に添付していない。)

☐ 出願時の国際出願書類

☒ 明細書

第 1-10 ページ、出願時に提出されたもの

第 \_\_\_\_\_ ページ\*、 \_\_\_\_\_ 付けで国際予備審査機関が受理したもの

第 \_\_\_\_\_ ページ\*、 \_\_\_\_\_ 付けで国際予備審査機関が受理したもの

☒ 請求の範囲

第 1 項、出願時に提出されたもの

第 \_\_\_\_\_ 項\*、PCT19条の規定に基づき補正されたもの

第 2-7 項\*、16.06.2004 付けで国際予備審査機関が受理したもの

第 \_\_\_\_\_ 項\*、 \_\_\_\_\_ 付けで国際予備審査機関が受理したもの

☒ 図面

第 1-4 ~~ページ~~ 図、出願時に提出されたもの

第 \_\_\_\_\_ ページ/図\*、 \_\_\_\_\_ 付けで国際予備審査機関が受理したもの

第 \_\_\_\_\_ ページ/図\*、 \_\_\_\_\_ 付けで国際予備審査機関が受理したもの

☐ 配列表又は関連するテーブル

配列表に関する補充欄を参照すること。

3. ☐ 補正により、下記の書類が削除された。

☐ 明細書 第 \_\_\_\_\_ ページ

☐ 請求の範囲 第 \_\_\_\_\_ 項

☐ 図面 第 \_\_\_\_\_ ページ/図

☐ 配列表(具体的に記載すること)

☐ 配列表に関連するテーブル(具体的に記載すること)

4. ☐ この報告は、補充欄に示したように、この報告に添付されかつ以下に示した補正が出願時における開示の範囲を超えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c))

☐ 明細書 第 \_\_\_\_\_ ページ

☐ 請求の範囲 第 \_\_\_\_\_ 項

☐ 図面 第 \_\_\_\_\_ ページ/図

☐ 配列表(具体的に記載すること)

☐ 配列表に関連するテーブル(具体的に記載すること)

\* 4. に該当する場合、その用紙に“superseded”と記入されることがある。

第V欄 新規性、進歩性又は産業上の利用可能性についての法第12条（PCT35条(2)）に定める見解、それを裏付ける文献及び説明

1. 見解

新規性 (N)	請求の範囲	1 - 7	有 無
	請求の範囲		
進歩性 (IS)	請求の範囲	1 - 7	有 無
	請求の範囲		
産業上の利用可能性 (IA)	請求の範囲	1 - 7	有 無
	請求の範囲		

2. 文献及び説明 (PCT規則70.7)

請求の範囲 1

位相差に対応したデューティ比をカウントしてバラツキ補正のための制御を行うことは国際調査報告に引用されたいずれの文献にも記載されておらず、自明なものでもない。

請求の範囲 2 - 7

所定の期間の経過に応じて基準フィルタまたは位相検出回路を停止することは国際調査報告に引用されたいずれの文献にも記載されておらず、自明なものでもない。

JC20 Rec'd PCT/PTO 18 MAY 2005

**Written Amendment**  
(Amendment based on Section 11)

To Mr. Susumu TAKAGI, Examiner at the Patent Office

**1. Identification of the International Application**  
PCT/JP03/14561

**2. Applicant**

Name: MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.  
Address: 1006, Oaza Kadoma,  
Kadoma-shi, Osaka 571-8501  
JAPAN  
Nationality: JAPAN  
Residence: JAPAN

**3. Attorney**

Name: IKEUCHI SATO & PARTNER PATENT  
ATTORNEYS  
Address: 26<sup>th</sup> Floor, OAP TOWER, 8-30,  
Tenmabashi 1-chome, Kita-ku,  
Osaka-shi, Osaka 530-6026  
JAPAN

**4. Object of Amendment:**  
Claims

**5. Contents of Amendment**

(1) We add claims 2 to 7 as shown in a separate set of sheets.

**6. List of appended documents**

(1) New pages 11 and 11/1, Claims

## CLAIMS

1. A filter device, comprising:

a reference signal generating source that generates a reference signal;

5 a frequency divider that divides the reference signal so as to output a divided signal;

a reference filter that receives the divided signal as an input signal;

a phase difference detector that receives an output signal of the reference filter and the divided signal from the frequency divider as input signals and  
10 outputs a signal having a duty ratio corresponding to a phase difference generated by the reference filter;

a counter that receives the signal outputted by the phase difference detector and the reference signal as input signals and counts the duty ratio corresponding to the phase difference generated by the reference filter;

15 a decoder that decodes a control signal for correcting variations based on an output signal of the counter;

a register that holds the control signal outputted from the decoder and outputs the control signal; and

20 a main filter that performs signal processing of selecting a cut-off frequency according to the control signal outputted from the register.

2. (New) A filter device, comprising:

a main filter that can adjust a constant or a coefficient related to a constituent element using a control signal provided from an exterior;

25 a reference filter that passes a signal having a constant period and outputs the signal, the signal being provided from the exterior;

a phase difference detecting circuit that detects a phase difference between an output signal of the reference filter and the signal having the constant period and outputs the phase difference; and

30 a register that holds an output signal of the phase difference detecting

circuit,

wherein the main filter is controlled using an output signal of the register, and the reference filter or the phase difference detecting circuit is halted according to a lapse of a predetermined period of time.

5

3. (New) The filter device according to claim 2,

wherein the predetermined period of time starts in synchronization with a point in time at which the output signal of the phase difference detecting circuit is held in the register.

10

4. (New) The filter device according to claim 2,

wherein the phase difference detecting circuit outputs a signal having a duty ratio corresponding to the phase difference.

15

5. (New) The filter device according to claim 2,

wherein the main filter and the reference filter are formed of an analog filter.

20

6. (New) The filter device according to claim 2,

wherein a cut-off frequency of the main filter is allowed to vary using the output signal of the register.

7. (New) The filter device according to claim 2, which is installed in a semiconductor integrated circuit.